



①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

①② **Off nl ungungsschrift**
①⑩ **DE 198 34 416 A 1**

⑤① Int. Cl.⁶:
H 03 L 7/081
H 03 K 5/135
H 04 L 7/033
G 06 F 1/12

②① Aktenzeichen: 198 34 416.3
②② Anmeldetag: 30. 7. 98
④③ Offenlegungstag: 4. 2. 99

DE 198 34 416 A 1

③⑩ Unionspriorität:
9-205932 31. 07. 97 JP

⑦① Anmelder:
NEC Corp., Tokio/Tokyo, JP

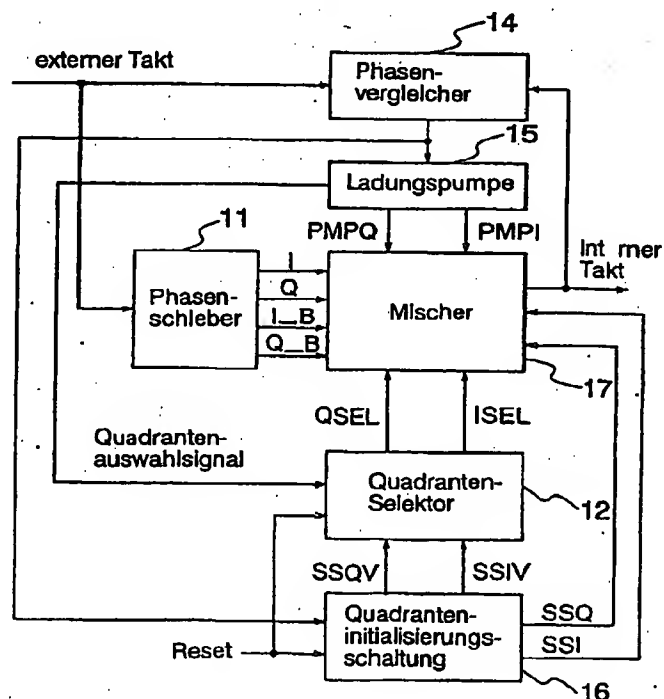
⑦④ Vertreter:
Glawe, Delfs, Moll & Partner, Patentanwälte, 80538
München

⑦② Erfinder:
Miyano, Kazutaka, Tokio/Tokyo, JP

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

⑤④ Taktsignalgenerator

⑤⑦ Ein Taktsignalgenerator umfaßt einen Phasenschieber (11) zur Erzeugung von vier Taktsignalen, deren Phasen fortlaufend gegeneinander um 90° verschoben sind, basierend auf einem externen Taktsignal, einen Mischer (17) zum Mischen von zwei der vier Taktsignale und zum Ausgeben eines internen Taktsignals, und eine Initialisierungsschaltung (16) zum Auswählen von zwei aufeinanderfolgenden der vier Taktsignale als das interne Taktsignal einer Initialisierungsperiode. Ein Phasenvergleich (14) vergleicht das interne Taktsignal mit dem externen Taktsignal in der Initialisierungsperiode, um festzustellen, welches der Taktsignale, das interne Taktsignal oder das externe Taktsignal, vorausläuft. Die Initialisierungsschaltung (16) vermindert die Zeitspanne zum Verriegeln des internen Taktsignals auf das externe Taktsignal in einer Betriebsperiode des Mixers (17).



DE 198 34 416 A 1

Die Erfindung betrifft einen Taktsignalgenerator und insbesondere einen Taktsignalgenerator, der allgemein als verzögerte Verriegelungsschleife (DLL: Delay locked loop) bekannt ist und der ein internes Taktsignal synchron mit einem externen Taktsignal erzeugt.

In letzter Zeit ist es erwünscht, daß die Datenübertragungsraten zwischen integrierten Schaltungen ansteigen. Die Datenübertragungsrate ist jedoch im allgemeinen durch die Differenz in der Weiterleitungsrate zwischen dem externen Taktsignal und dem internen Taktsignal in jeder Komponente der integrierten Schaltungen begrenzt. Um dieses Problem zu umgehen, wurden einige Vorschläge angeboten, um zu ermöglichen, daß integrierte Schaltungen Daten synchron mit dem externen Taktsignal ausgeben durch Synchronisieren des internen Taktsignals mit dem externen Taktsignal, selbst wenn unterschiedliche Weiterleitungsverzögerungen zwischen den Daten und dem Taktsignal zum Steuern der Eingabe/Ausgabe der Daten existieren.

Die Vorschläge beinhalten den Einsatz einer DLL-Schaltung, durch die das interne Taktsignal synchron zu dem externen Takt erzeugt wird. Eine konventionelle DLL-Schaltung ist beispielsweise in der JP-A-8(1996)-130464 beschrieben. Fig. 1 ist ein Blockdiagramm zur Erläuterung der beschriebenen DLL-Schaltung bzw. des Taktsignalgenerators.

In dem Taktsignalgenerator der Fig. 1 wird ein spannungsgesteuertes Verzögerungselement 1 verwendet, um ein internes Taktsignal mit einer gewünschten Phase zu erzeugen. Ein Phasenvergleichler 2 detektiert die Phasendifferenz zwischen dem externen Taktsignal und dem internen Taktsignal. Falls der interne Takt dem externen Takt in der Phase vorausgeht, wird eine zusätzliche Verzögerung unter Einsatz eines Steuersignals, das von einer Ladungspumpe 3 geliefert wird, dem spannungsgesteuerten Verzögerungselement 1 auf geprägt. Falls andererseits der interne Takt in der Phase hinter dem externen Takt zurückbleibt, wird die Verzögerung durch das spannungsgesteuerte Verzögerungselement 1 verbunden. Die Größe der Phasenverschiebung wird durch eine Einstellung der Ladungspumpe 3 bestimmt. Im allgemeinen steigt die Betriebsstabilität des Taktsignalgenerators nach dem Verriegeln auf eine gewünschte Phase durch Einsatz einer geringeren Rate der Phasenverschiebungsgröße, was jedoch eine längere Zeitspanne benötigt, bis der interne Takt mit dem externen Takt verriegelt ist.

Der in Fig. 1 dargestellte bekannte Taktgenerator erfordert eine Maximalzeitspanne entsprechend einem Maximum von 180° der Phasenverschiebungsgröße vom Beginn des Betriebs des Taktsignalgenerators zum Verriegeln des internen Taktes auf eine gewünschte Phase. Eine Verminderung der Zeitspanne, die für die Phasenverschiebung erforderlich ist, vermindert die Betriebsstabilität des Taktsignalgenerators nach dem Verriegeln. Insbesondere sind etwa 180°/2,5 µsec für die Phasenverschiebegeschwindigkeit erforderlich, was soviel wie etwa 2,5 µsec zum Verriegeln des internen Taktes nach dem Beginn oder nach einem Bereitschaftsmodus des Taktsignalgenerators erfordert.

Fig. 2 zeigt einen weiteren bekannten Taktsignalgenerator, bei dem ein Phasenschieber eingesetzt ist. Der Taktsignalgenerator umfaßt den Phasenschieber 11, einen Quadrantenselektor 12, einen Mischer 13, einen Phasenvergleichler 14 und eine Ladungspumpe 15. Zusätzlich mit Bezug auf Fig. 3, die ein Signalverlaufsdiagramm des Taktsignals der Fig. 2 zeigt, wird ein externes Taktsignal dem Phasenschieber 11 zugeführt, um vier Taktsignale einschließlich I, Q, I_B und Q_B Takte zu erzeugen, von denen jeder dieselbe Periode wie der externe Takt hat. Die Phasen dieser Taktsi-

gnale sind derart, daß eine Phasendifferenz von 90° zwischen jeweils zwei benachbarten Taktsignalen existiert, wie in Fig. 3 dargestellt ist. Diese vier Takte werden in den Mischer 13 eingegeben.

Der externe Takt wird an den Phasenvergleichler 14 geliefert und hinsichtlich der Phase mit der Ausgabe des internen Taktes vom Mischer 13 verglichen. Das Vergleichsresultat wird sowohl dem Mischer 13 als auch dem Quadrantenselektor 12 zum Schalten durch den Quadrantenselektor 12 zugeführt. Der Quadrantenselektor 12 wählt das Signal ISEL oder QSEL basierend auf dem Quadranten-Schaltsignal, und das ausgewählte Signal wird dem Mischer 13 zugeführt. Das ausgewählte Signal ISEL wählt einen der Ausgabetakte I und I_B vom Phasenschieber 11 und das ausgewählte Signal QSEL wählt einen der Ausgabetakte Q und Q_B. In dem Beispiel der Fig. 3 bezeichnet ein Takt IJX, der durch Auswahl durch das Auswahlsignal ISEL erhalten wird, den Takt I, und ein Takt QJX, der durch das ausgewählte Signal QSEL erhalten wurde, entspricht dem Takt Q.

Der Mischer 13 mischt diese beiden ausgewählten Signale IJX und QJX in einer stufenlosen Regelung basierend auf Signalen, die von der Ladungspumpe 15 zugeführt werden, zur Erzeugung eines Mischsignals JX, das dann durch einen nicht dargestellten Verstärker verstärkt wird. Das verstärkte Signal wird von dem Taktsignalgenerator als internes Taktsignal ausgegeben, das synchron zu dem externen Taktsignal ist.

In dem konventionellen Taktsignalgenerator der Fig. 2 erhöht eine niedrigere Phasenverschiebungsrate die Stabilität des Taktsignalgenerators nach dem Verriegeln des internen Taktes auf eine gewünschte Phase, wie es der Fall bei dem konventionellen Taktgenerator der Fig. 1 ist, und er zeigt ein entsprechendes Problem.

Es ist somit eine Aufgabe der Erfindung, einen Taktsignalgenerator zu schaffen, der die Zeitspanne zum Verriegeln des internen Taktsignals auf das externe Taktsignal vermindern kann, wodurch eine gewünschte Phasenverzögerung in kurzer Zeit erzielt wird.

Die vorliegende Erfindung schafft einen Taktsignalgenerator mit:

einem Phasenschieber zum Empfangen eines externen Taktsignals mit einer ersten Taktperiode zum Ausgeben von mindestens drei ersten Taktsignalen, die die erste Periode aufweisen und aufeinanderfolgend voneinander Phasenverschoben sind, einem Mischer zum Auswählen zweier der ersten Signale und zum Mischen der ausgewählten zwei der ersten Signale basierend auf einem Mischsteuersignal zur Ausgabe eines internen Taktsignals, einem Phasenvergleichler zum Vergleichen des internen Taktsignals mit dem externen Taktsignal zur Ausgabe eines ersten Vergleichssignals, das eine Phasendifferenz zwischen dem externen Taktsignal und dem internen Taktsignal angibt, und eines zweiten Vergleichssignals, das angibt, welches Taktsignal, das externe Taktsignal oder das interne Taktsignal, vorausläuft, einem Mischverhältnismiskontroller zum Erzeugen des Mischsteuersignals basierend auf der Phasendifferenz und einer Initialisierungsschaltung zum Steuern des Mixers zur Auswahl eines der ersten Taktsignale als internes Taktsignal und zum anschließenden Auswählen eines anderen der ersten Taktsignale als das interne Taktsignal basierend auf dem zweiten Vergleichssignal, wenn der Mischer das eine der ersten Taktsignale auswählt.

Da bei dem erfindungsgemäßen Taktsignalgenerator der Phasenvergleichler erfassen kann, welches der ersten Taktsignale in der Initialisierungsperiode näher an der gewünschten Phase ist, kann der Mischer ein anfängliches internes Signal mit einer geringeren Phasendifferenz zwischen demselben und der gewünschten Phase ausgeben. Dementspre-

chend kann die Zeitspanne zum Verriegeln des internen Taktsignals vermindert werden.

Die obenstehende und andere Aufgaben, Merkmale und Vorteile der Erfindung werden aus der folgenden Beschreibung mit Bezug auf die beigefügten Zeichnungen deutlich.

Fig. 1 ist ein Diagramm eines bekannten Taktsignalgenerators,

Fig. 2 ist ein Blockdiagramm eines weiteren konventionellen Taktsignalgenerators,

Fig. 3 ist ein Signalverlaufdiagramm des Taktsignalgenerators der Fig. 2,

Fig. 4 ist ein Blockdiagramm eines Taktsignalgenerators gemäß einem ersten Ausführungsbeispiel der Erfindung,

Fig. 5 ist ein Blockdiagramm einer Quadranteninitialisierungsschaltung, die in Fig. 4 gezeigt ist,

Fig. 6 ist ein Schaltungsdiagramm des Mischers der Fig. 4,

Fig. 7 ist ein Signalverlaufdiagramm für den Betrieb des Taktsignalgenerators der Fig. 4,

Fig. 8 ist ein Signalverlaufdiagramm für den Betrieb der Quadranteninitialisierungsschaltung der Fig. 5,

Fig. 9 ist ein Blockdiagramm eines Taktsignalgenerators gemäß einem zweiten Ausführungsbeispiel der Erfindung, und

Fig. 10 ist ein Signalverlaufdiagramm für den Betrieb des Taktsignalgenerators in Fig. 9.

Im folgenden wird die Erfindung im einzelnen mit Bezug auf die beigefügten Zeichnungen erläutert, wobei in den gesamten Zeichnungen ähnliche Bauelemente mit ähnlichen Bezugsziffern versehen sind.

Gemäß Fig. 4 umfaßt ein Taktsignalgenerator gemäß dem ersten Ausführungsbeispiel der Erfindung einen Phasenschieber 11 zum Empfangen eines externen Taktsignals und zum Erzeugen von vier Taktsignalen I, Q, I_B und Q_B mit einer Phasendifferenz von 90° zwischen benachbarten zwei Taktsignalen, einen Quadrantenselektor 12, einen Mischer 17 zum Auswählen von zwei Ausgabesignalen des Phasenschiebers 11, basierend auf Ausgabesignalen vom Quadrantenselektor 12, und zum Mischen der so ausgewählten Signale zur Erzeugung eines internen Taktsignals, einen Phasenvergleich 14 zum Erfassen einer Phasendifferenz zwischen dem externen Taktsignal und dem internen Taktsignal, eine Ladungspumpe 5 zum Steuern des Verhältnisses der Phasenmischung durch den Mischer 17 und eine Quadranteninitialisierungsschaltung 16.

Die Quadranteninitialisierungsschaltung 16 stellt einen Anfangsquadrantenwert in dem Quadrantenselektor 12 ein. Bezugnehmend auf Fig. 5 umfaßt eine beispielhafte Quadranteninitialisierungsschaltung 16 einen Zeitsteuergenerator 21 zum Empfangen eines Rückstellsignals und zum Liefern von Signalen SSQ und SSI an den Mischer 17 und von internen Signalen SSQ₁AT und SSQ₂AT und Datenhaltungsschaltungen 22 und 23 zum Empfangen der internen Signale SSQ₁AT und SSQ₂AT von dem Zeitsteuergenerator 21 und eines Signals, das das Ergebnis des Phasenvergleichs angibt, von dem Phasenvergleich 14.

Gemäß Fig. 6 umfaßt der Mischer 17 der Fig. 4 eine Konstantstromquelle 30, P-Kanal-MOS-Transistoren 31 bis 36, einen I-Signalselektor 37, einen Q-Signalselektor 38 und einen Verstärker 39. Das Drain des Transistors 39 und das Gate des Transistors 33 sind mit dem PMPI-Ausgangsanschluß der Ladungspumpe 5 verbunden. Das Drain des Transistors 32 und das Gate des Transistors 34 sind mit dem PMPQ-Ausgangsanschluß der Ladungspumpe 5 verbunden.

Die Source des Transistors 35 ist mit dem Drain des Transistors 33 verbunden, während die Source des Transistors 36 mit dem Drain des Transistors 34 verbunden ist. Die Drains

der Transistoren 35 und 36 sind zusammen mit dem Verstärker 39 verbunden. Das Gate des Transistors 35 ist mit dem Ausgangsanschluß I_X des I-Signalselektors 37 verbunden. Das Gate des Transistors 36 ist mit dem Ausgang Q_{IX} des Q-Signalselektors 38 verbunden. Die Konstantstromquelle 30 ist mit den Sources der Transistoren 33 und 34 verbunden. Das Signal SSI von der Quadranteninitialisierungsschaltung 16 wird an das Gate des Transistors 31 angelegt, während das Ausgangssignal SSQ von der Quadranteninitialisierungsschaltung 16 an das Gate des Transistors 32 geliefert wird.

Zusätzlich wird gemäß Fig. 7 ein Taktpuls im externen Taktsignal durch den Phasenschieber 11 in vier Taktpulse gewandelt, die durch I, Q, I_B und Q_B bezeichnet sind und dieselbe Periode wie das externe Taktsignal aufweisen. Die Phasen dieser Taktpulse I, Q, I_B und Q_B liegen aufeinanderfolgend um 90° hintereinander. Die Taktsignale I und I_B werden dem I-Signalselektor 37 zur Auswahl in dem Mischer 17 eingegeben. Die Taktsignale Q und Q_B werden in den Q-Signalselektor 38 zur Auswahl in dem Mischer 17 eingegeben. Es soll festgestellt werden, daß der Taktpuls I, der unten in Fig. 7 dargestellt ist, einem folgenden Taktpuls im externen Taktsignal entspricht.

Gemäß Fig. 8, die eine Initialisierungsperiode durch die Quadranteninitialisierungsschaltung 16 zeigt, gibt b i Erzeugung eines Rückstellsignals, oder einem hohen Pegel des Rückstellsignals, der Zeitsteuergenerator 22 in der Quadranteninitialisierungsschaltung 16 einen tiefen Pegel des Signals SSQ mit einer Pulsbreite von beispielsweise etwa 100 Nanosekunden (ns) aus und gibt dann einen niedrigen Pegel des Signals SSI mit einer Pulsbreite von etwa 100 ns aus.

Der niedrige Pegel des Signals SSQ schaltet den Transistor 32 in dem Mischer 17 ein und erhöht das Potential des PMPQ-Knotens in dem Mischer 17 auf einen hohen Pegel, um den Transistor 34 auszuschalten. Da andererseits das Signal SSI in diesem Moment auf einem hohen Pegel ist, ist der Transistor 31 in dem Mischer 17 ausgeschaltet, was ermöglicht, daß das Signal PMPI das Gate des Transistors 33 in dem Mischer 17 erreicht. Folglich beträgt das Verhältnis des Stroms CSI, der durch den Transistor 33 fließt, zu dem Strom CSQ, der durch den Transistor 34 fließt, beispielsweise 100:0.

Unter der Annahme, daß der Takt I_B durch den I-Signalselektor 37 in dem Mischer 17 basierend auf den Ausgabesignalen ISEL und QSEL von dem Quadrantenselektor 12 in Antwort auf das Rückstellsignal ausgewählt ist, wird der Takt I_B zu 100% von dem Mischer 17 über den Transistor 35 und den Verstärker 39 als internes Taktsignal ausgegeben. Falls in diesem Moment von dem Phasenvergleich 14 herausgefunden wird, daß der ausgegebene interne Takt I_B dem externen Takt in der Phase vorausläuft, bedeutet dies, daß eine erwünschte Anstiegsflanke des internen Taktsignals an der Seite nahe des Taktes Q existiert, der dem Takt I_B um 90° nachläuft.

In ähnlicher Weise, wenn der Phasenvergleich 14 herausfindet, daß der ausgegebene interne Takt I_B hinter dem externen Takt in der Phase nachläuft, bedeutet dies, daß eine gewünschte Anstiegsflanke des internen Taktsignals an der Seite nahe des Taktes Q_B existiert, der dem Takt I_B um 90° vorausläuft. Kurz gesagt zeigt der oben beschriebene Prozeß an, welcher der Takte Q und Q_B zuerst auszuwählen ist.

Nachdem das Signal SSQ ansteigt und das Signal SSI abfällt, stellt der niedrige Pegel des Signals SSI den Transistor 31 in den Mischer 17 ein, erhöht das Potential am PMPI-Knoten im Mischer und schaltet den Transistor 33 aus. Da andererseits das Signal SSQ in diesem Moment auf hohem Pegel ist, ist der Transistor 32 in dem Mischer 17 ausge-

schaltet, wodurch ermöglicht wird, daß das Signal PMPQ das Gate des Transistors 34 in dem Mischer 17 erreicht. Dementsprechend ist das Verhältnis des Stroms CSI, der durch den Transistor 33 fließt, zu dem Strom CSQ, der durch den Transistor 34 fließt, beispielsweise 0 : 100.

Unter der Annahme, daß der Takt Q_B durch den Q-Sелеktor 37 in dem Mischer 17 basierend auf den Ausgangssignalen ISEL und QSEL des Quadrantenselektors 12 in Antwort auf das Rückstellsignal ausgewählt ist, wird der Takt Q_B zu 100% von dem Mischer 17 über den Transistor 36 und den Verstärker 39 als internes Taktsignal ausgegeben. Falls in diesem Moment der Phasenvergleich 14 herausfindet, daß der ausgegebene interne Takt Q_B dem externen Taktsignal in der Phase vorausläuft, bedeutet dies, daß eine gewünschte Anstiegsflanke des internen Taktsignals auf der Seite nahe des Taktes I_B existiert, der dem Takt Q_B um 90° nachläuft.

In gleicher Weise, falls der Phasenvergleich 14 herausfindet, daß der ausgegebene interne Takt Q_B hinter dem externen Takt nachläuft, bedeutet dies, daß eine gewünschte Anstiegsflanke des internen Taktsignals auf der Seite nahe des Taktes I existiert, der dem Takt Q_B um 90° vorausläuft. Kurz gesagt zeigt der beschriebene Vorgang an, welcher der Takte I und I_B auszuwählen ist.

Die Phase des externen Taktsignals oder die gewünschte Phase des internen Taktsignals fällt notwendigerweise zwischen die Phasen von zwei so ausgewählten Takten. Am Ende der Initialisierungsperiode nehmen beide Signale SSQ und SSI einen hohen Pegel ein, und die Phase des internen Taktes ist in einer stufenlosen Regelung basierend auf den Ausgabesignalen PMPQ und PMPI der Ladungspumpe 15 eingestellt.

Insbesondere sind die beiden Transistoren 31 und 32 in dem Mischer ausgeschaltet, nachdem beide Signale SSQ und SSI einen hohen Pegel einnehmen. Folglich werden die Ausgangssignale PNPI und PNPQ der Ladungspumpe an die Gates der Transistoren 33 bzw. 34 geliefert, und die durch die Transistoren 35 und 36 fließenden Ströme variieren entsprechend dem Spannungsverhältnis zwischen den Signalen PNPI und PNPQ.

Es sei angenommen, daß der Takt I_B durch den I-Signalselektor 37 ausgewählt ist und der Takt Q_B durch den Q-Signalselektor 38 bei der Initialisierung direkt nach dem Rückstellvorgang und daß der interne Takt, der ausgegeben wird, dem externen Takt vorausläuft. Um dann den Takt I_B mit dem Takt Q_B mit einem höheren Verhältnis des Taktes I_B im Vergleich zum Takt Q_B zu mischen, wird dann der Pegel des Signals PMPI allmählich im Vergleich mit dem Signal PMPQ erhöht. Auf diese Weise variiert allmählich die Phase der internen Taktausgabe des Mixers 17 von der Phase des Taktes Q_B in Richtung auf die Phase des Taktes I_B mit einer Phasenverschieberate, die durch die Ladungspumpe 15 definiert ist, wodurch sie schließlich eine Nähe zu der Phase des externen Taktsignals oder der gewünschten Phase des internen Taktsignals erreicht.

Nachdem die Phase des internen Taktsignals die gewünschte Phase passiert hat, ist das Ergebnis der Phasenvergleichsausgabe des Phasenvergleichers 14 invertiert. Basierend auf dieser Inversion verschiebt sich die Phase des ausgegebenen internen Taktsignals des Mixers 17 in entgegengesetzter Richtung, basierend auf den Ausgabesignalen PMPI und PMPQ der Ladungspumpe 15. Nachdem die Phase des internen Taktsignals die gewünschte Phase in entgegengesetzter Richtung passiert hat, ist das Ergebnis der Phasenvergleichsausgabe des Phasenvergleichers 14 erneut invertiert. Anschließend wiederholt das Ergebnis der Phasenvergleichsausgabe des Phasenvergleichers 14 die Inversion in der oben beschriebenen Weise, wodurch die Phase

des ausgegebenen internen Taktsignals des Mixers 17 in die Nähe der gewünschten Phase konvergiert. Der so erreichte Zustand wird als verriegelter Zustand bezeichnet, in dem der Taktsignalgenerator einen Eingabe-/Ausgabevorgang mit einer geplanten Übertragungsrates durchführen kann.

Falls das Resultat des Phasenvergleichs durch den Phasenvergleich 14 unverändert bleibt, wenn die Phase des internen Taktsignals allmählich variiert wurde, bevor die Phase des internen Taktsignals einen verriegelten Zustand erreicht, wobei eine der Phasen der durch den I-Signalselektor 37 und den Q-Signalselektor 38 gewählten Takte erreicht wird, kann keine weitere Phasenverschiebung in der gleichen Richtung durchgeführt werden. In diesem Fall gibt die Ladungspumpe 15 ein Quadrantenschaltssignal an den Quadrantenselektor 12, um zwischen den Takten des I-Signalselektors 37 und des Q-Signalselektors 38 zu schalten.

Wenn beispielsweise die Phasemischung zwischen dem Takt I und dem Takt Q durchgeführt wird und falls das Ergebnis des Phasenvergleichs nach dem Ansteigen des Mischverhältnisses des Taktes Q bis es schließlich den Zustand erreicht, in dem der Takt Q zu 100% ausgegeben wird, unverändert verbleibt, stoppt der Quadrantenselektor 12 den Takt I und wählt den Takt I_B.

Es soll hier festgestellt werden, daß die Quadranteninitialisierungsschaltung 16 einen tiefen Pegel des Signals SSQ über den Zeitsteuergenerator 2 für ein bestimmtes Zeitintervall direkt nach dem Rückstellen ausgibt und gleichzeitig das Signal SSQ_{LAT} für ein kurzes Zeitintervall auf einen hohen Pegel schaltet. Dies ermöglicht es der Datenhalteschaltung 22, das Ergebnis des Phasenvergleichs durch den Phasenvergleich 14 zu halten. Während der tiefe Pegel des Signals SSI vom Zeitsteuergenerator 21 für ein gewisses Zeitintervall ausgegeben wird, schaltet in entsprechender Weise die Initialisierungsschaltung 16 das Signal SSILAT für ein kurzes Zeitintervall auf einen hohen Pegel, was es ermöglicht, daß die Datenhalteschaltung 23 das Ergebnis des Phasenvergleichs durch den Phasenvergleich 14 in diesem Moment hält.

Das Phasenvergleichsergebnis, oder das Phasenvergleichssignal SSQV, das in der Halteschaltung 22 gehalten ist, und das Phasenvergleichssignal SSIV, das in der Datenhalteschaltung 23 gehalten ist, werden in dem Quadrantenselektor 12 als Anfangswerte für die Betriebsperiode des Mixers 10 eingegeben.

Gemäß Fig. 9 entspricht ein Taktsignalgenerator gemäß dem zweiten Ausführungsbeispiel der Erfindung dem Taktsignalgenerator der Fig. 4 mit der Ausnahme eines Phasenschiebers 18, einer Quadranteninitialisierungsschaltung 19 und eines Quadrantenselektors 20. In dem zweiten Ausführungsbeispiel wird das externe Taktsignal durch den Phasenschieber 18 in acht Taktsignale I, Q, M, N, I_B, Q_B, M_B und N_B, die in Fig. 10 dargestellt sind, gewandelt. Die acht in Fig. 10 dargestellten Taktsignale haben dieselbe Periode wie das externe Taktsignal und eine Phasendifferenz von 45° zwischen jeweils benachbarten zwei Taktsignalen. Diese Takte werden in den Mischer 17 eingegeben. Eine große Anzahl von Taktsignalausgaben vom Phasenschieber 18 vergrößert den Maßstab des Taktsignalgenerators im zweiten Ausführungsbeispiel und auch die Betriebsstabilität des Taktsignalgenerators nach Beendigung des Verriegelns.

In dem zweiten Ausführungsbeispiel, das diese acht Taktsignale verwendet, werden nur zwei von ihnen zur Erzeugung des internen Taktsignals gemischt. Ähnlich wie im ersten Ausführungsbeispiel wird dementsprechend eines der acht Taktsignale zunächst mit 100% als interner Takt ausgegeben, dann wird ein anderer zum Mischen ausgewählt, um eine gewünschte Phase des internen Taktsignals auszugeben.

Falls beispielsweise der Phasenvergleich nach der Ausgabe von 100% des Taktes I_B in der Initialisierungsperiode ergibt, daß der aktuelle interne Takt dem externen Takt vorausläuft, bedeutet dies, daß die gewünschte Phase nahe des Taktes Q, M oder N ist. Als nächstes, falls beispielsweise der Takt N unter den Takten Q, M, N zu 100% ausgegeben wird, zeigt das Ergebnis des Phasenvergleichs in diesem Moment an, welcher der Takte Q und N auszuwählen ist. Dreimaliges Durchführen des Phasenvergleichs erlaubt die Auswahl der anfänglichen beiden Takte, die zur Erzeugung des internen Taktsignals zu mischen sind.

Es soll hier festgestellt werden, daß die Quadranteninitialisierungsschaltung 19 vier Steuersignale SS_J an den Mischer 17 ausgibt und vier Initialisierungssignale SS_{JV} an den Quadrantenselektor 20. Die Grundoperationen der Quadranteninitialisierungsschaltung 19 sind jedoch ähnlich der Quadranteninitialisierungsschaltung 16 der Fig. 4. Der Quadrantenselektor 20 gibt vier Quadrantenauswahlsignale jSEL an den Mischer 17, um vier der acht Takte auszuwählen. Die Grundoperationen des Quadrantenselektors 20 sind jedoch vergleichbar dem Quadrantenselektor 12 der Fig. 4.

Im zweiten Ausführungsbeispiel ist die Anzahl von anfänglichen Vergleichen drei, verglichen mit zwei im ersten Ausführungsbeispiel. Die Zeitspanne zum Abtasten der gewünschten Phase, die nach den Anfangsvergleichen durchzuführen ist, beträgt jedoch nur die Hälfte der des ersten Ausführungsbeispiels.

Während es bei dem bekannten Taktsignalgenerator maximal etwa 2,5 µsec braucht, um das interne Taktsignal auf eine gewünschte Phase zu verriegeln, ermöglicht das erste Ausführungsbeispiel maximal etwa 0,625 µsec, was etwa 1/4 des Wertes bei der bekannten Technik beträgt, und nur etwa 0,32 µsec im zweiten Ausführungsbeispiel, was etwa 1/8 der des Wertes bei konventionellen Technik ist.

Änderungen der dargestellten Ausführungsbeispiele sind möglich. Beispielsweise kann der erfindungsgemäß verwendete Phasenschieber den externen Taktpuls in drei oder mehr Taktpulse wandeln, die verschiedene Phasen aufweisen.

Patentansprüche

1. Taktsignalgenerator mit:
einem Phasenschieber (11) zum Empfangen eines externen Taktsignals mit einer ersten Taktperiode und zum Ausgeben von zumindest drei ersten Taktsignalen (I, Q, I_B, Q_B), die die erste Periode aufweisen und deren Phasen gegeneinander aufeinanderfolgend verschoben sind, einem Mischer (17) zum Auswählen zweier der ersten Signale und zum Mischen der ausgewählten beiden der ersten Signale basierend auf einem Mischsteuersignal zur Ausgabe eines internen Taktsignals, einem Phasenvergleicher (14) zum Vergleichen des internen Taktsignals mit dem externen Taktsignal und zur Ausgabe eines ersten Vergleichssignals, das eine Phasendifferenz zwischen dem externen Taktsignal und dem internen Taktsignal angibt, und eines zweiten Vergleichssignals, das angibt, welches Taktsignal, das externe Taktsignal oder das interne Taktsignal, vorausläuft, und einem Mischverhältniskontroller (15) zur Erzeugung des Mischsteuersignals basierend auf der Phasendifferenz, gekennzeichnet durch eine Initialisierungsschaltung (16, 19) zum Steuern des Mischers (17) zur Auswahl eines der ersten Taktsignale als das interne Taktsignal, um festzustellen, welches der beiden ersten Taktsignale in dem Mischer (17) auszuwählen ist.

2. Taktsignalgenerator nach Anspruch 1, wobei die zumindest drei Taktsignale vier Taktsignale aufweisen,

deren Phasen aufeinanderfolgend gegeneinander um 90° verschoben sind und wobei die Initialisierungsschaltung (16) den Mischer zur Auswahl eines anderen der ersten Taktsignale als das interne Taktsignal basierend auf dem zweiten Vergleichssignal steuert, wenn der Mischer (17) das eine der ersten Taktsignale auswählt.

3. Taktsignalgenerator nach Anspruch 2, wobei die Initialisierungsschaltung (16) das zweite Vergleichssignal empfängt, wenn der Mischer (17) das andere der ersten Taktsignale in der Initialisierungsperiode ausgibt.

4. Taktsignalgenerator nach Anspruch 1, wobei die zumindest drei ersten Taktsignale acht Taktsignale aufweisen, deren Phasen aufeinanderfolgend gegeneinander um 45° verschoben sind.

5. Taktsignalgenerator nach Anspruch 4, wobei die Initialisierungsschaltung (19) den Mischer (17) zur Auswahl aufeinanderfolgender weiterer und noch weiterer der acht Taktsignale in der Initialisierungsperiode basierend auf dem zweiten Vergleichssignal steuert, wenn der Mischer (17) das eine bzw. das weitere der ersten Taktsignale auswählt.

Hierzu 10 Seite(n) Zeichnungen

- Leerseite -

FIG. 1

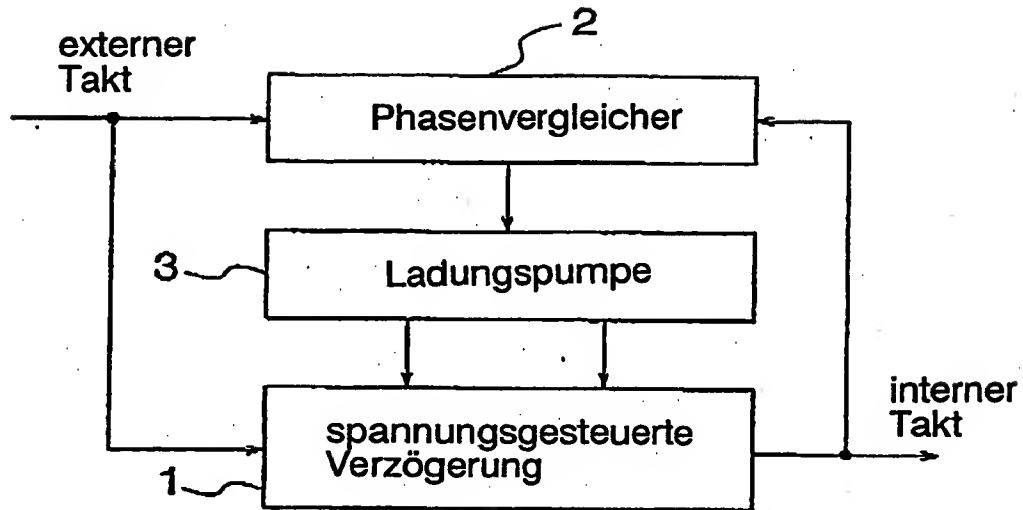


FIG. 2

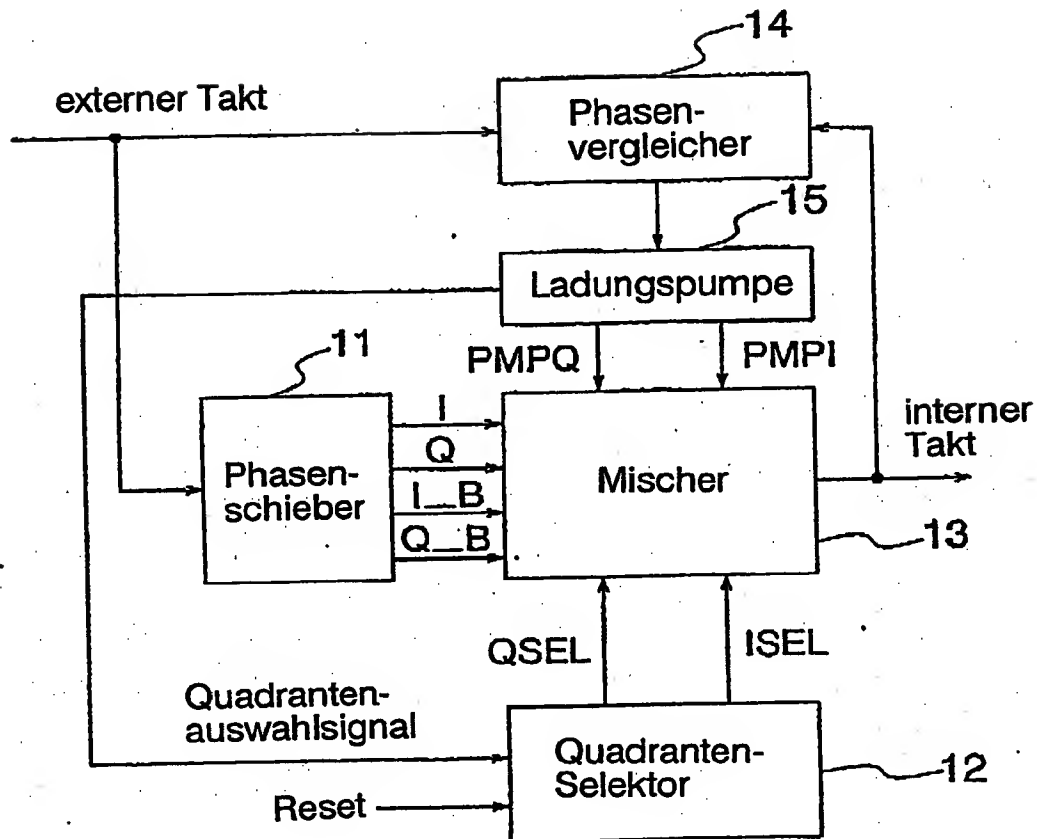


FIG. 3

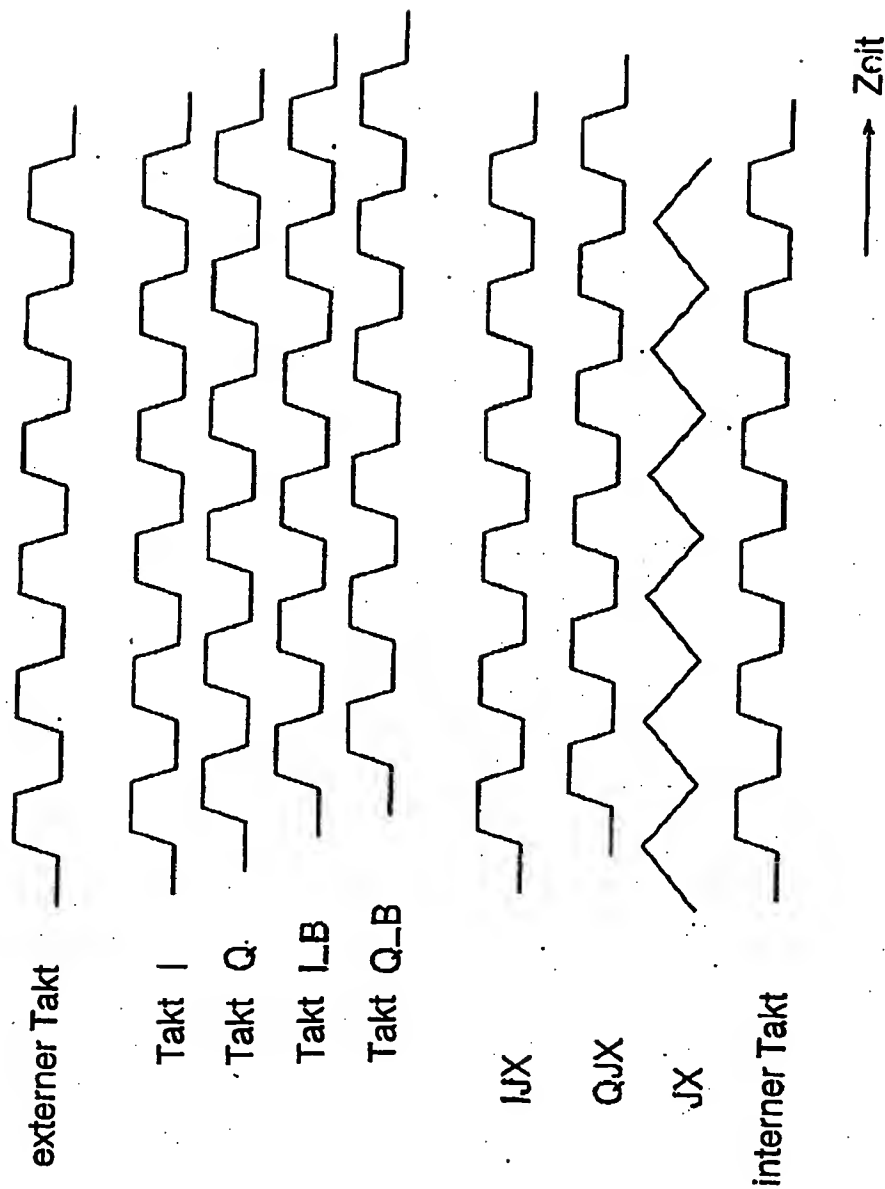


FIG. 4

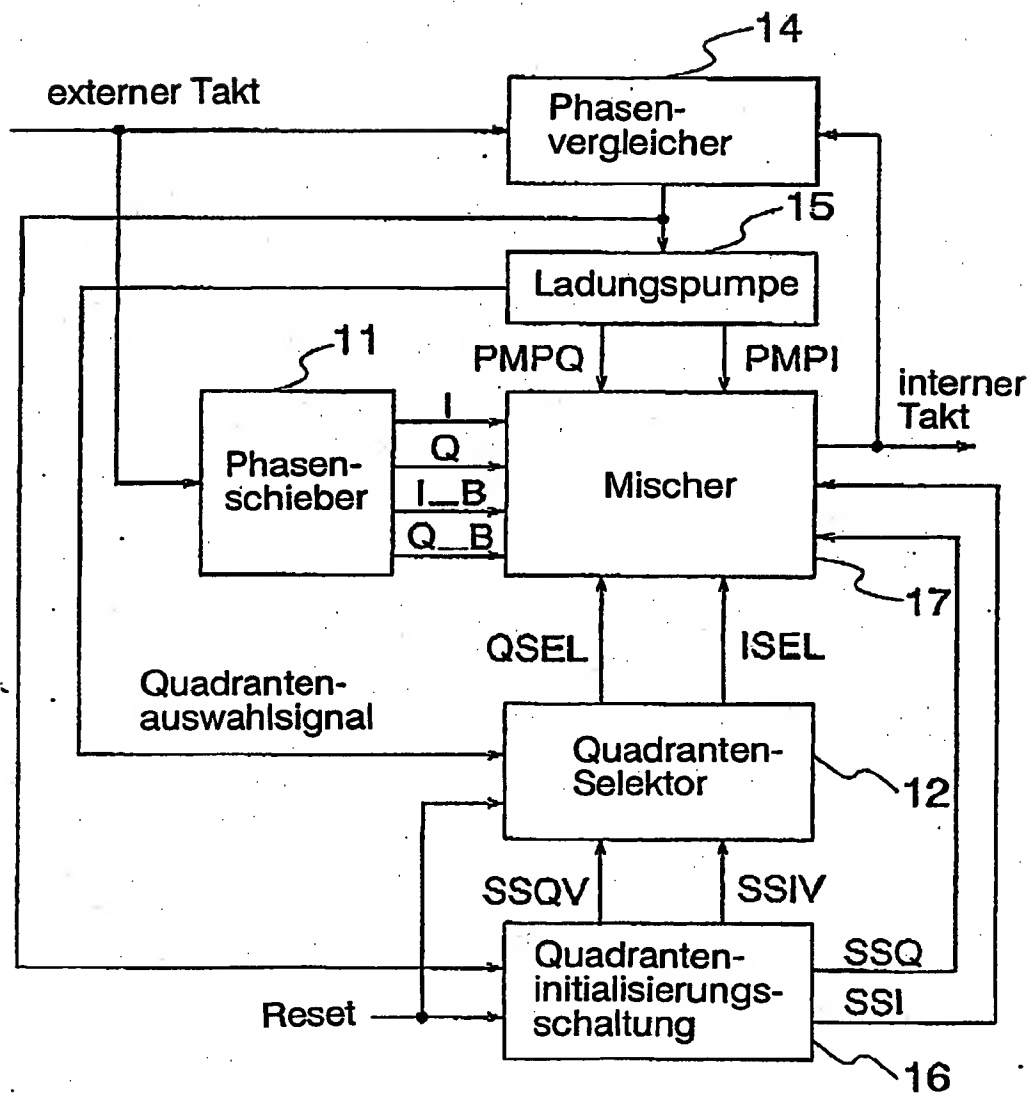


FIG. 5

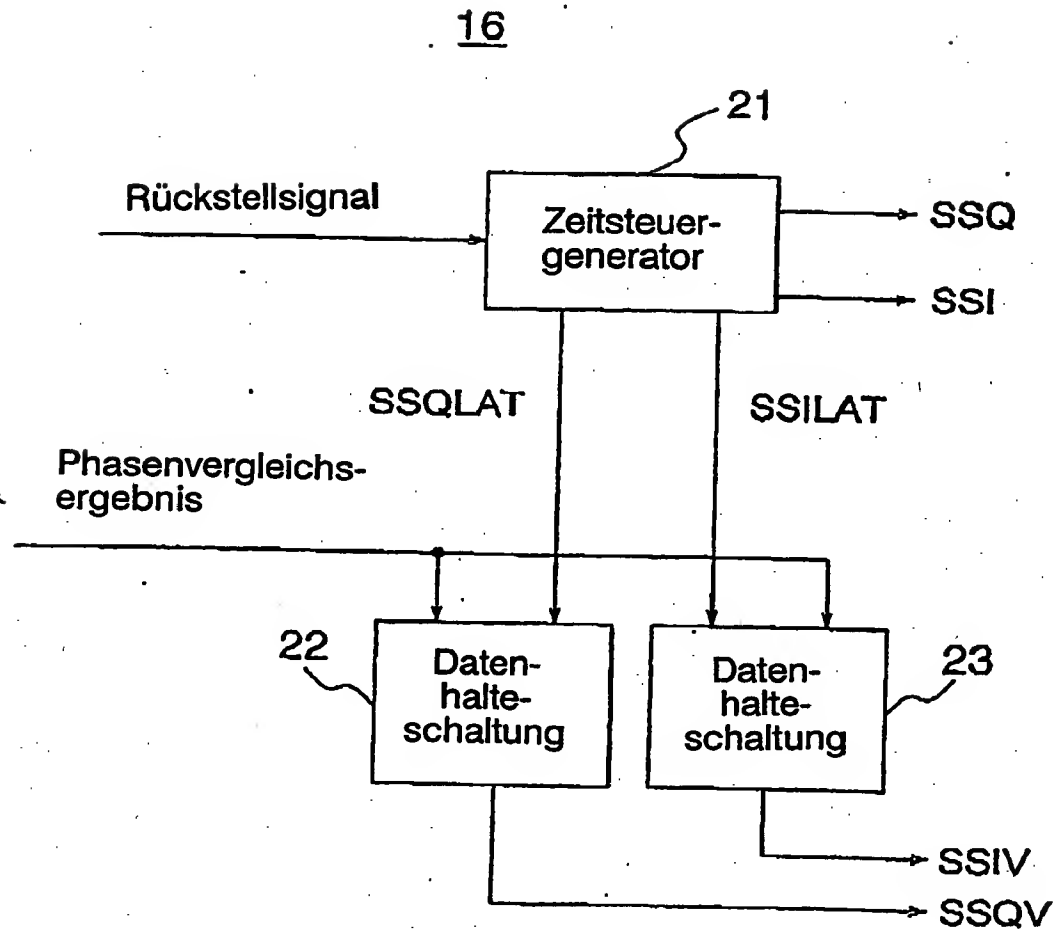


FIG. 6

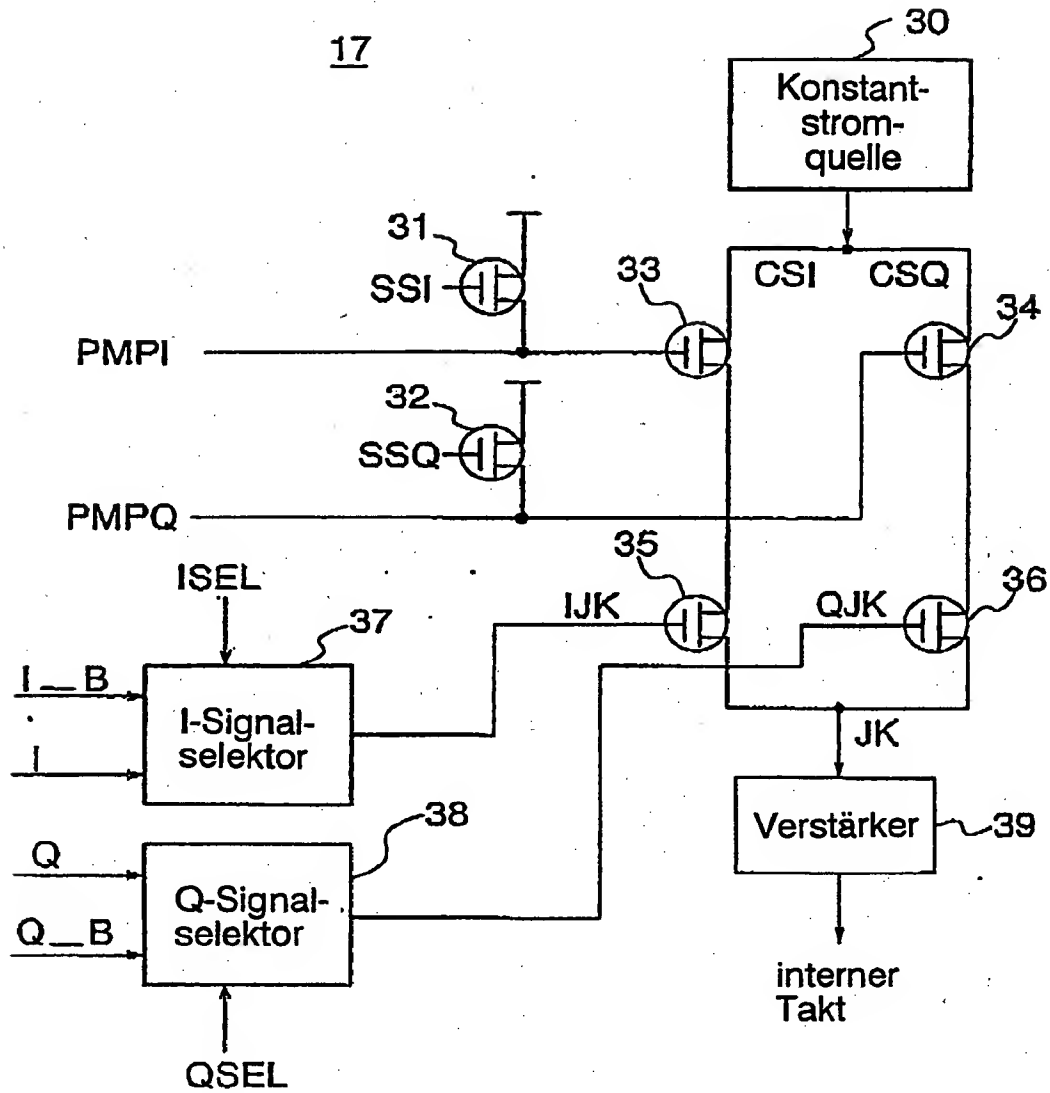


FIG. 7

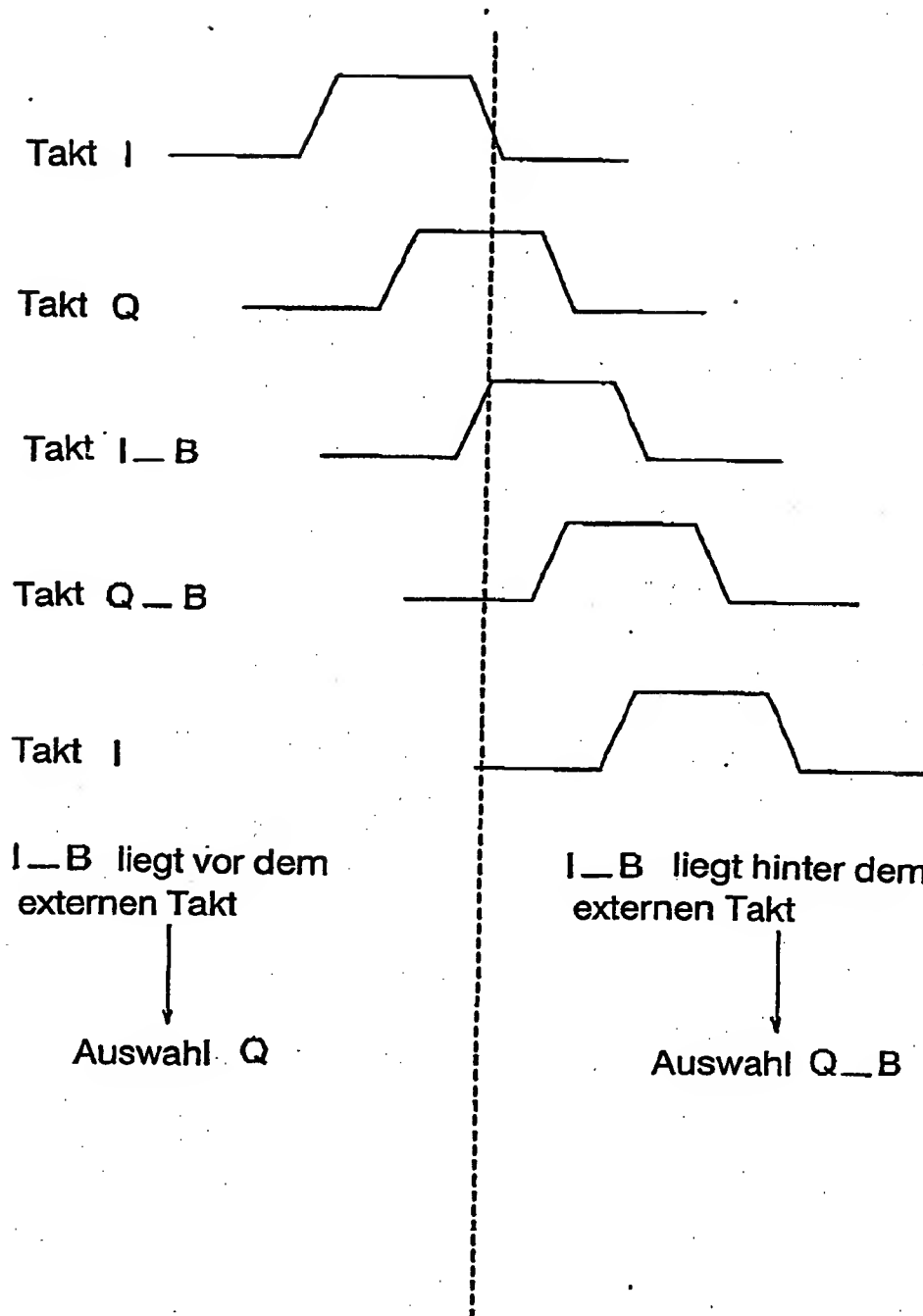


FIG. 8

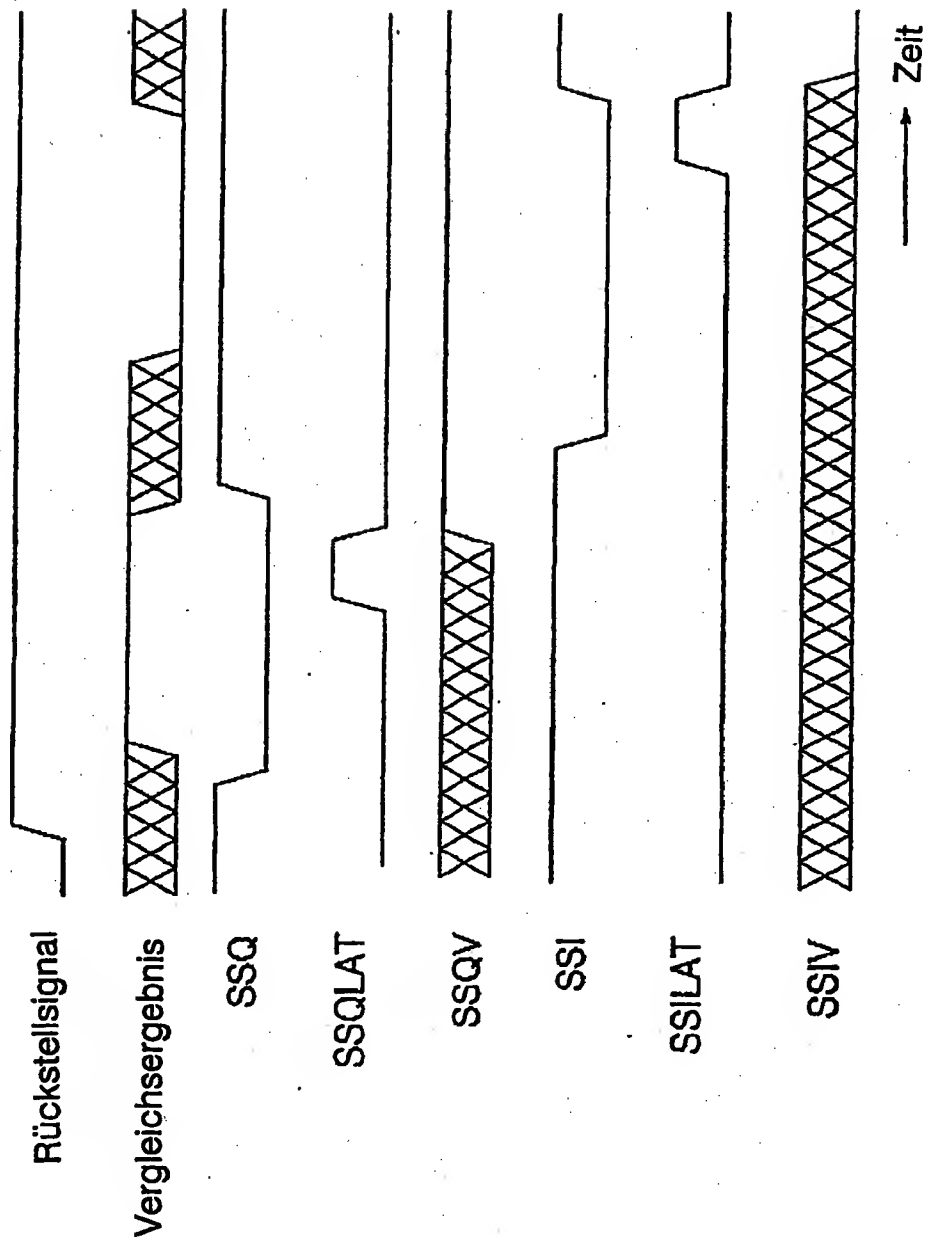
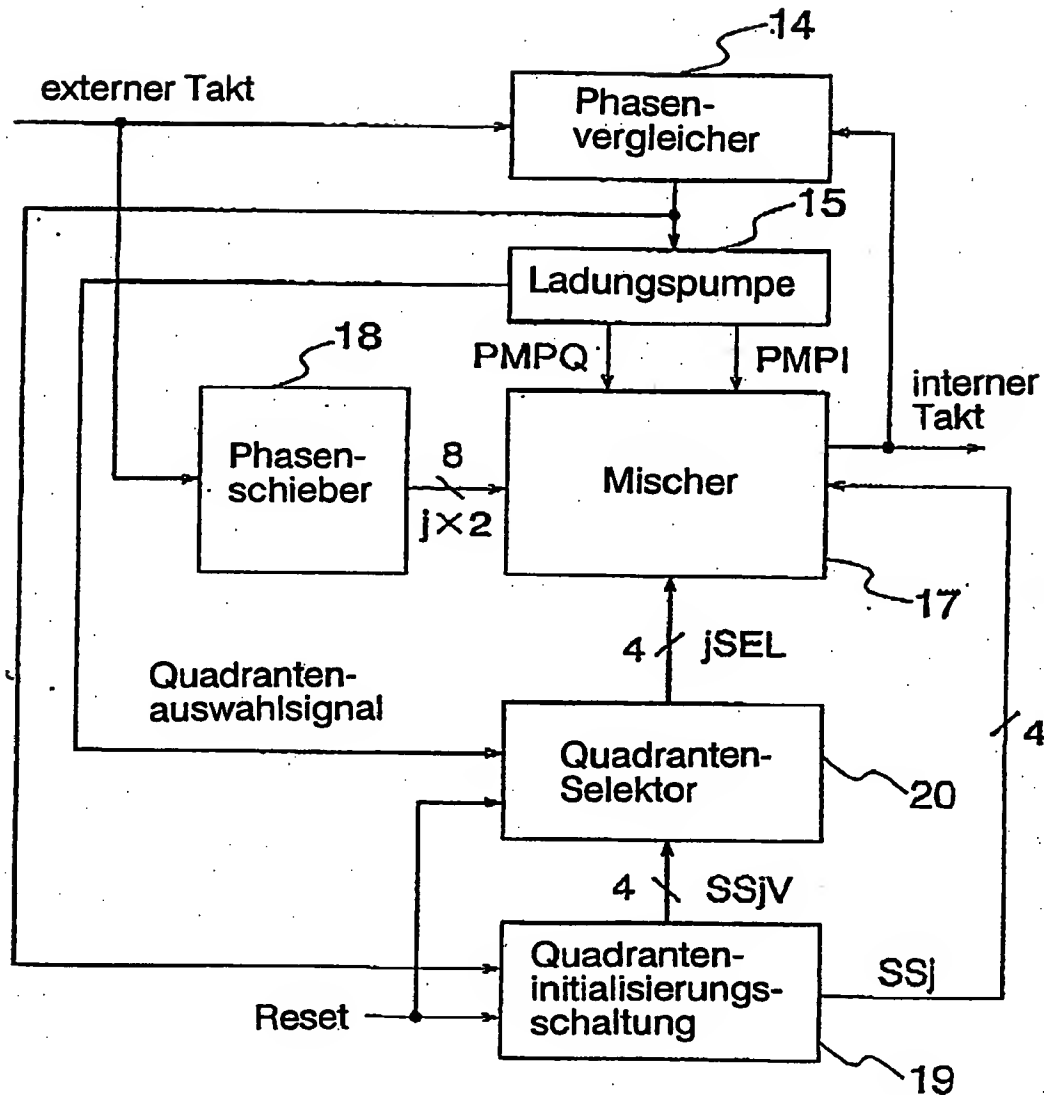
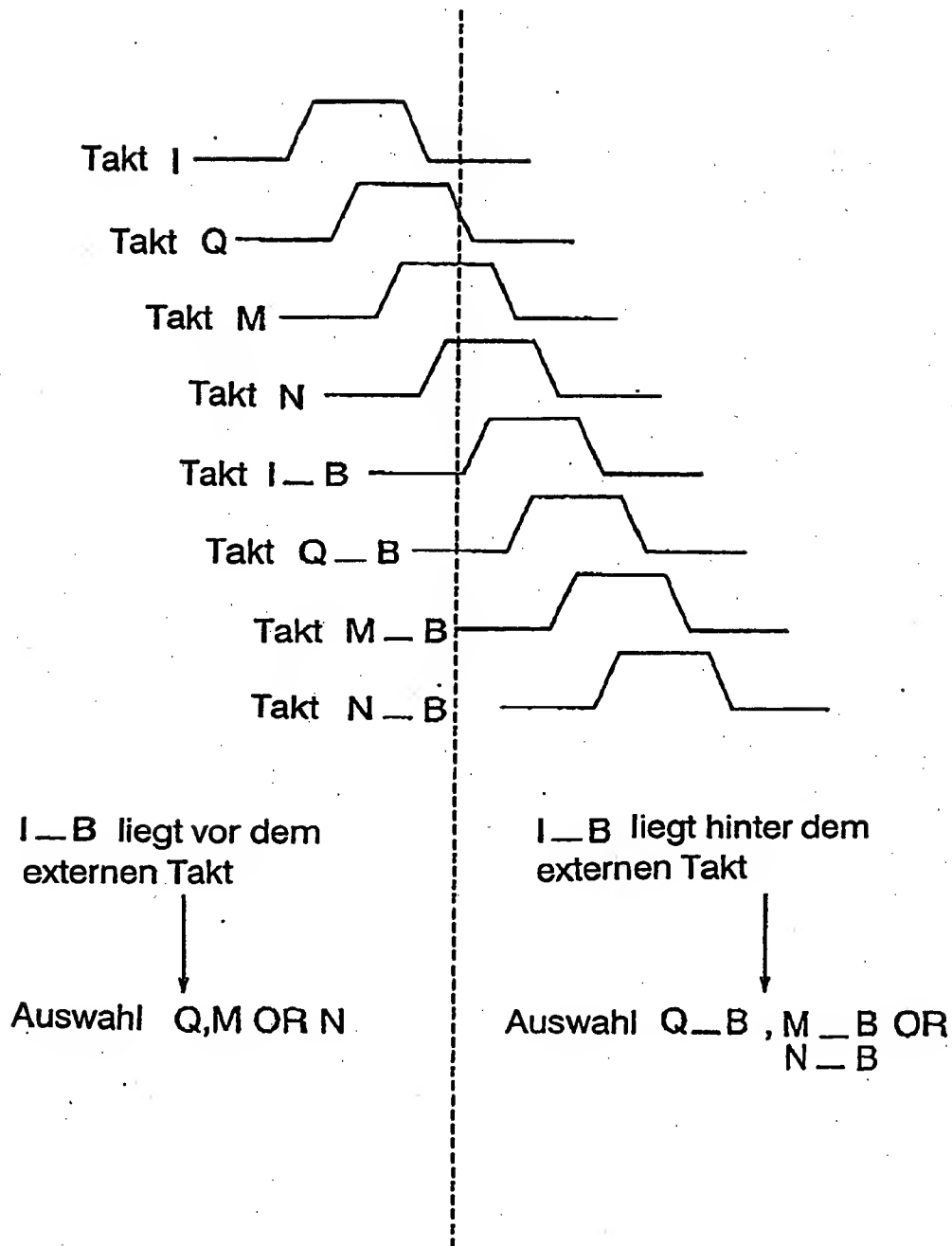


FIG. 9



APPLICANT: LERNER AND GREENBERG PA
 SERIAL NO: P.O. BOX 2480
 HOLLYWOOD, FLORIDA 33022
 TEL. (954) 952-1100
 802 065/849
 LOCKET NO:

FIG. 10



DOCKET NO: MAU-IT-197
SERIAL NO:
APPLICANT: Martin Ehlerst et al.

LERNER AND GREENBERG P.A.
P.O. BOX 2480
HOLLYWOOD, FLORIDA 33022
TEL. (954) 925-1100